Оригинальная статья / Original article

https://doi.org/10.21869/2223-1560-2021-25-2-65-82

Математическая модель определения состава бинарных отношений и алгоритм умножения бинарных матриц

С.Н. Гвоздева [1] ✉

[1] Юго-Западный государственный университет
ул. 50 лет Октября 94, г. Курск 305040, Российская Федерация

✉ e-mail: svetka-gvozdeva@yandex.ru

Резюме

Цель исследования. *Необходимость разработки математической модели определения состава бинарных отношений и аппаратно-ориентированного алгоритма умножения бинарных матриц, позволяющих обеспечить организацию параллельной обработки данных при определении состава бинарных отношений.*

Методы. *Процедура определения состава бинарных отношений заключается в следующем: на первом этапе выполняется определение отношения следования, для этого производится его транзитивное замыкание; определение отношения связи происходит после выяснения отношения следования; затем происходит выяснение отношения альтернативы; на завершающем этапе определения состава бинарных отношений выполняется выяснение отношения параллельности.*

Результаты. *В данной работе разработана математическая модель определения состава бинарных отношений и алгоритм умножения бинарных матриц. Новизной математической модели является введение бинарных отношений связи, альтернативы и параллельности вершин граф-схем параллельных алгоритмов в дополнение к отношению следования, известному в теории графов. Новизной алгоритма умножения бинарных матриц является сокращение числа итераций внутреннего цикла (по переменной k) при получении единичного значения на одной из итераций нахождения скалярного произведения двоичных векторов.*

Заключение. *Разработанная математическая модель бинарных отношений следования и связи вершин граф-схем параллельных алгоритмов позволяет обеспечить организацию параллельной обработки данных при определении состава бинарных отношений. На базе математической модели определения состава бинарных отношений разработан аппаратно-ориентированный алгоритм для умножения бинарных матриц, позволяющий перенести вычислительно сложные процедуры умножения бинарных матриц на аппаратный уровень. Разработанная математическая модель и алгоритм позволяют осуществить практическую реализацию устройств для умножения бинарных матриц с прерыванием внутреннего цикла.*

Ключевые слова*: бинарные отношения; матрица отношений; отношение следования; отношение связи; прерывание внутреннего цикла; отношение альтернативы; граф-схема алгоритма; отношение параллельности; умножение бинарных матриц.*

Конфликт интересов: *Автор декларирует отсутствие явных и потенциальных конфликтов интересов, связанных с публикацией настоящей статьи.*

Для цитирования: Гвоздева С.Н. Математическая модель определения состава бинарных отношений и алгоритм умножения бинарных матриц // Известия Юго-Западного государственного университета. 2021; 25(2): 65-82. https://doi.org/10.21869/2223-1560-2021-25-2-65-82.

Поступила в редакцию 23.04.2021 *Подписана в печать 11.05.2021* *Опубликована 24.08.2021*

A Mathematical Model for Determining the Composition of Binary Relations and an Algorithm for Binary Matrices Multiplication

Svetlana N. Gvozdeva [1] ✉

[1] Southwest State University
50 Let Oktyabrya str. 94, Kursk 305040, Russian Federation

✉ e-mail: svetka-gvozdeva@yandex.ru

Abstract

Purpose of research. *The need for the development of a mathematical model for determining the composition of binary relations and a hardware-oriented algorithm for multiplying binary matrices that allow organizing parallel data processing when determining the composition of binary relations.*

Methods. *The procedure for determining the composition of binary relations is as follows: at the first stage, the definition of the sequence relation is performed, for this purpose its transitive closure is performed; the definition of the connection relation occurs after clarifying the sequence relation; then the alternative relation is clarified; at the final stage of determining the composition of binary relations, the parallelism relation is clarified.*

Results. *In this paper, a mathematical model for determining the composition of binary relations and an algorithm for multiplying binary matrices are developed. The novelty of the mathematical model is the introduction of binary relations of connection, alternative and parallelism of the vertices of flowgraphs of parallel algorithms in addition to the sequence relation known in the graph theory. The novelty of the binary matrix multiplication algorithm is the reduction of the number of iterations of the inner cycle (with respect to the variable k) when obtaining a single value at one of the iterations of determining the scalar product of binary vectors.*

Conclusion. *The developed mathematical model of binary relations of the sequence and connection of the vertices of flowgraphs of parallel algorithms allows for the organization of parallel data processing when determining the composition of binary relations. Based on the mathematical model for determining the composition of binary relations, a hardware-oriented algorithm for multiplying binary matrices was developed which allows transferring computationally complex procedures for multiplying binary matrices to the hardware level. The developed mathematical model and algorithm allow for the practical implementation of devices for multiplying binary matrices with an interruption of the internal cycle.*

Keywords: *binary relations; relational matrix; sequence relation; connection relation; interruption of the internal cycle; alternative relation; algorithm flowgraph; parallelism relation; multiplication of binary matrices.*

Conflict of interest. *The author declare the absence of obvious and potential conflicts of interest related to the publication of this article.*

For citation: Gvozdeva S. N. A Mathematical Model for Determining the Composition of Binary Relations and an Algorithm for Binary Matrices Multiplication. *Izvestiya Yugo-Zapadnogo gosudarstvennogo universiteta = Proceedings of the Southwest State University*. 2021; 25(2): 65-82 (In Russ.). https://doi.org/ 10.21869/2223-1560-2021-25-2-65-82.

Received 23.04.2021 *Accepted 11.05.2021* *Published 24.08.2021*

***

Введение

Одними из распространенных классов цифровых управляющих систем являются системы логического управления (СЛУ). Они представляют собой параллельные многомодульные однородные системы, которые связывают тысячи параллельно работающих логических контроллеров, в совокупности решающих возложенную на них задачу логического управления некоторым объектом управления в соответствии с заданным алгоритмом логического управления. При проектировании СЛУ возникает задача разбиения комплексного параллельного алгоритма управления на блоки разбиения ограниченной сложности в соответствии со структурными и функциональными ограничениями базиса СЛУ. Одним из ограничений при построении разбиений, упрощающим внутреннюю структуру контроллеров в составе СЛУ, является отсутствие параллельных вершин в одном блоке разбиения.

В связи с тем, что задача разбиения алгоритмов управления относится к классу *NP*–сложных и не допускает получения оптимального решения за приемлемое время для управляющих алгоритмов реальной сложности, на практике для ее решения применяются эвристические методы (методы случайного перебора [1], метод взвешенного случайного перебора [2,3], метод муравьиной колонии [4], метод параллельно-последовательной декомпозиции [5,6], метод пчелиной колонии [7] и другие). Они требуют, в процессе работы, информацию о бинарных отношениях вершин параллельной граф-схемы алгоритма управления, для которых производится поиск разбиений. Это необходимо для организации проверки на отсутствие параллельных вершин в составе формируемых блоков разбиения. При разработке программных реализаций алгоритмов поиска разбиений существенную часть вычислительного времени при определении состава отношений занимают матричные операции.

В настоящее время существует большое количество важных практических задач, включающих в своем составе выполнение операции умножения матриц как на программном уровне, так и на аппаратном. При программной реализации одним из главных недостатков классических методов умножения является низкая эффективность использования подсистемы памяти используемой вычислительной системы (например, связки CPU – RAM или GPU – графическая память [8,9]), что приводит к увеличению времени обработки и снижению реальной производительности вычислительной системы. С целью снижения влияния указанного недостатка возможен ряд оптимизаций, которые выполняются программно на алгоритмическом уровне и позволяют повысить эффективность использования кэш-памяти CPU (снизить число промахов кэша) или разделяемой памяти GPU и, как следствие, реальную производительность используемой вычислительной системы [10-12]. Другим направлением для снижения времени выполнения матричного умножения является использование специализированных вычислительных структур в виде устройств в заказном исполнении или на базе ПЛИС. Большинство известных устройств основаны на систолических вычислительных структурах, могут выполнять умножение с линейной временной асимптотической сложностью, однако они характеризуются большой аппаратной сложностью, что не позволяет их практическую реализацию на современном уровне развития полупроводниковых цифровых схем для матриц большой размерности.

Существующие способы реализации матричных операций на аппаратном уровне, способные снизить время обработки, могут быть разделены на три основных направления.

1. Схемы на оптических элементах, которые по ряду причин не получили широкого распространения и в настоящее время практически не применяются, например [13].

2. Устройства умножения матриц, имеющие вероятностные свойства и присущую им статистическую погрешность, в настоящее время на практике не используются, например [14].

3. Устройства, в основу работы которых положен принцип параллельной, иногда в сочетании с конвейерной, матричной и/или систолической обработки данных (в том числе на базе систолических структур). Они характеризуется существенным выигрышем во времени выполнения операции, в некоторых случаях позволяя выполнение умножения матриц с линейной временной асимптотической сложностью. Однако данным устройствам необходима специализированная многопортовая память, которая должна обеспечить достаточный темп поступления исходных данных, иначе быстродействие устройства будет лимитировано именно ей, а не скоростью работы операционной части, например [15].

Кроме рассмотренных выше аппаратных реализаций известны алгоритмы умножения матриц Штрассена, Штрассена-Винограда, Копперсмита-Винограда, отличительной особенность которых является более низкая временная асимптотика [16-19]. Однако практический выигрыш от их использования наблюдается на матрицах значительно большего размера (миллионы элементов). Для данных алгоритмов умножения не было выявлено существующих аппаратных реализаций.

При построении разбиений существует необходимость в переносе вычислительно сложных процедур с программного уровня на аппаратный. Одной из таких процедур является определение состава бинарных отношений вершин граф-схем параллельных алгоритмов.

Материалы и методы

В настоящее время существует ряд задач, связанных с обработкой граф-схем параллельных алгоритмов. Для решения таких задач определяются свойства бинарных отношений [20–23]. На множестве вершин граф-схемы алгоритма используются бинарные отношения следования (ν), связи (φ), параллельности (ω), альтернативы (φ) [24].

Аналогичными отношениям следования и связи, которые определены для граф-схем параллельных алгоритмов, являются бинарные отношения контрдостижимости, достижимости и связности вершин графов общего вида [25-26].

На рис. 1 приведен пример граф-схемы алгоритма для пояснения определения состава бинарных отношений.

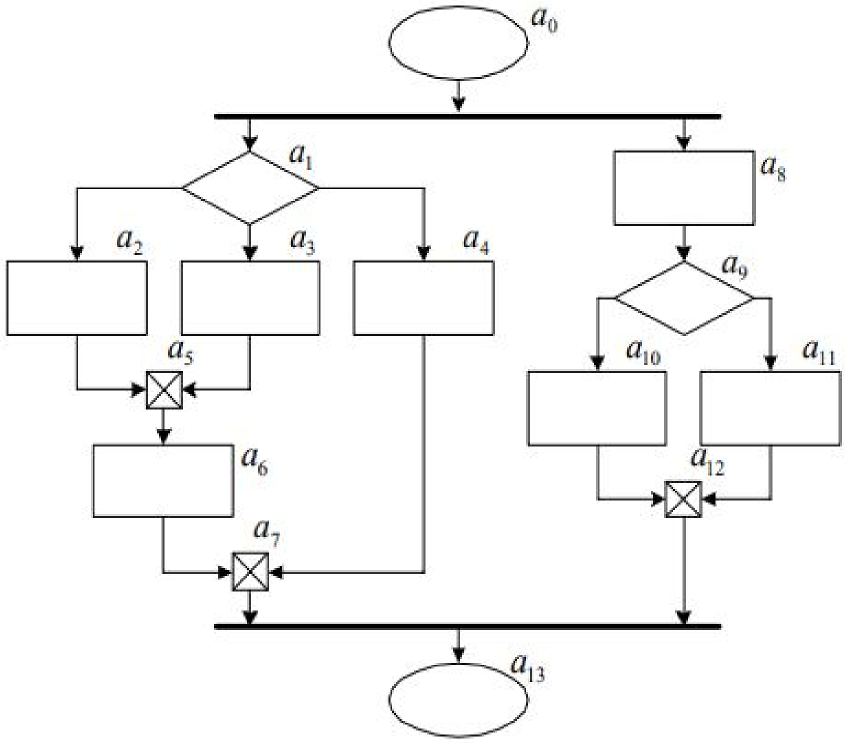

Рис. 1. Граф-схемы алгоритма определения состава бинарных отношений, ***a*₀ – *a*₁₃** – множество вершин граф-схемы

Fig. 1. Flowgraphs of the algorithm for determining the composition of binary relations, $\boldsymbol{a_0 - a_{13}}$ is the set of vertices of the flowgraph

На основании рис. 1 определим примеры отношений между некоторыми вершинами граф-схемы алгоритма:

– отношение следования наблюдается между вершинами: $(a_8 \nu a_0), (a_9 \nu a_8) \Rightarrow (a_9 \nu a_0)$;

– отношение связи наблюдается между вершинами: $(a_0 \varphi a_2), (a_0 \varphi a_3)$;

– отношение альтернативы наблюдается между вершинами: $(a_{10} \psi a_{11})$;

– отношение параллельности наблюдается между вершинами: $(a_3 \omega a_9), (a_4 \omega a_9)$.

Наиболее удобной формой представления отношений между вершинами является матрица отношений.

Построение матриц отношений следования, связи, альтернативы и параллельности, представленных на рис. 2-5, происходит на основании граф-схемы алгоритма, представленного на рис. 1.

	a_0	a_1	a_2	a_3	a_4	a_5	a_6	a_7	a_8	a_9	a_{10}	a_{11}	a_{12}	a_{13}
a_0	–	0	0	0	0	0	0	0	0	0	0	0	0	0
a_1	1	–	0	0	0	0	0	0	0	0	0	0	0	0
a_2	1	1	–	0	0	0	0	0	0	0	0	0	0	0
a_3	1	1	0	–	0	0	0	0	0	0	0	0	0	0
a_4	1	1	0	0	–	0	0	0	0	0	0	0	0	0
a_5	1	1	1	1	1	–	0	0	0	0	0	0	0	0
a_6	1	1	1	1	1	1	–	0	0	0	0	0	0	0
a_7	1	1	1	1	1	1	1	–	0	0	0	0	0	0
a_8	1	0	0	0	0	0	0	0	–	0	0	0	0	0
a_9	1	0	0	0	0	0	0	0	1	–	0	0	0	0
a_{10}	1	0	0	0	0	0	0	0	1	1	–	0	0	0
a_{11}	1	0	0	0	0	0	0	0	1	1	1	–	0	0
a_{12}	1	0	0	0	0	0	0	0	1	1	1	1	–	0
a_{13}	1	1	1	1	1	1	1	1	1	1	1	1	1	–

Рис. 2. Матрица отношения следования граф-схемы алгоритма

Fig. 2. The matrix of the sequence relation of the graph-scheme of the algorithm

	a_0	a_1	a_2	a_3	a_4	a_5	a_6	a_7	a_8	a_9	a_{10}	a_{11}	a_{12}	a_{13}
a_0	–	1	1	1	1	1	1	1	1	1	1	1	1	1
a_1	1	–	1	1	1	1	1	1	0	0	0	0	0	1
a_2	1	1	–	0	0	1	1	1	0	0	0	0	0	1
a_3	1	1	0	–	0	1	1	1	0	0	0	0	0	1
a_4	1	1	0	0	–	1	1	1	0	0	0	0	0	1
a_5	1	1	1	1	1	–	1	1	0	0	0	0	0	1
a_6	1	1	1	1	1	1	–	1	0	0	0	0	0	1
a_7	1	1	1	1	1	1	1	–	0	0	0	0	0	1
a_8	1	0	0	0	0	0	0	0	–	1	1	1	1	1
a_9	1	0	0	0	0	0	0	0	1	–	1	1	1	1
a_{10}	1	0	0	0	0	0	0	0	1	1	–	1	1	1
a_{11}	1	0	0	0	0	0	0	0	1	1	1	–	1	1
a_{12}	1	0	0	0	0	0	0	0	1	1	1	1	–	1
a_{13}	1	1	1	1	1	1	1	1	1	1	1	1	1	–

Рис. 3. Матрица отношения связи граф-схемы алгоритма

Fig. 3. The matrix of the connection relation of the graph-scheme of the algorithm

	a_0	a_1	a_2	a_3	a_4	a_5	a_6	a_7	a_8	a_9	a_{10}	a_{11}	a_{12}	a_{13}
a_0	–	0	0	0	0	0	0	0	0	0	0	0	0	0
a_1	0	–	0	0	0	0	0	0	0	0	0	0	0	0
a_2	0	0	–	1	1	0	0	0	0	0	0	0	0	0
a_3	0	0	1	–	1	0	0	0	0	0	0	0	0	0
a_4	0	0	1	1	–	1	1	0	0	0	0	0	0	0
a_5	0	0	0	0	1	–	0	0	0	0	0	0	0	0
a_6	0	0	0	0	1	0	–	0	0	0	0	0	0	0
a_7	0	0	0	0	0	0	0	–	0	0	0	0	0	0
a_8	0	0	0	0	0	0	0	0	–	0	0	0	0	0
a_9	0	0	0	0	0	0	0	0	0	–	0	0	0	0
a_{10}	0	0	0	0	0	0	0	0	0	0	–	1	0	0
a_{11}	0	0	0	0	0	0	0	0	0	0	1	–	0	0
a_{12}	0	0	0	0	0	0	0	0	0	0	0	0	–	0
a_{13}	0	0	0	0	0	0	0	0	0	0	0	0	0	–

Рис. 4. Матрица отношения альтернативы граф-схемы алгоритма

Fig. 4. The matrix of the alternative relation of the graph-scheme of the algorithm

	a_0	a_1	a_2	a_3	a_4	a_5	a_6	a_7	a_8	a_9	a_{10}	a_{11}	a_{12}	a_{13}
a_0	–	0	0	0	0	0	0	0	0	0	0	0	0	0
a_1	0	–	0	0	0	0	0	0	1	1	1	1	1	0
a_2	0	0	–	0	0	0	0	0	1	1	1	1	1	0
a_3	0	0	0	–	0	0	0	0	1	1	1	1	1	0
a_4	0	0	0	0	–	0	0	0	1	1	1	1	1	0
a_5	0	0	0	0	0	–	0	0	1	1	1	1	1	0
a_6	0	0	0	0	0	0	–	0	1	1	1	1	1	0
a_7	0	0	0	0	0	0	0	–	1	1	1	1	1	0
a_8	0	1	1	1	1	1	1	1	–	0	0	0	0	0
a_9	0	1	1	1	1	1	1	1	0	–	0	0	0	0
a_{10}	0	1	1	1	1	1	1	1	0	0	–	0	0	0
a_{11}	0	1	1	1	1	1	1	1	0	0	0	–	0	0
a_{12}	0	1	1	1	1	1	1	1	0	0	0	0	–	0
a_{13}	0	0	0	0	0	0	0	0	0	0	0	0	0	–

Рис. 5. Матрица отношения параллельности граф-схемы алгоритма

Fig. 5. The matrix of the parallelism relation of the graph-scheme of the algorithm

Главной особенностью матрицы отношений при рассмотрении отношения следования ν считается ее асимметричность относительно главной диагонали, все остальные отношения (связи, альтернативы и параллельности) – симметричны относительно главной диагонали.

Рассмотрим более подробно процедуру определения состава бинарных отношений.

В первую очередь выполняется определение отношения следования. Для этого производится его транзитивное замыкание [27-28], отталкиваясь от начальных значений, получаемых исходя из рассмотрения всех дуг передачи управления между вершинами в составе граф-схемы:

$$\left(a_i \nu a_j\right) \wedge \left(a_j \nu a_k\right) \Rightarrow \left(a_i \nu a_k\right), \qquad (1)$$

где a_i, a_j, a_k – вершины граф-схемы параллельных алгоритмов.

Для хранения бинарного отношения следования применяется матрица отношений $M_R^{\nu} = \left(m_{ij}^{\nu}\right)$ (рис.2), $i, j = \overline{1, N}$, N – число вершин в граф-схеме алгоритма. В исходной матрице необходимо найти такие i, j и k, что истинно выражение

$$\left(a_i \nu a_j\right) \wedge \left(a_j \nu a_k\right) \wedge \neg\left(a_i \nu a_k\right), \qquad (2)$$

или, что то же самое:

$$\left(m_{ij}^{\nu} = 1\right) \wedge \left(m_{jk}^{\nu} = 1\right) \wedge \left(m_{ik}^{\nu} = 0\right), \qquad (3)$$

и присвоить $m_{ik}^{\nu} := 1$, где m_{ik}^{ν} – значение бинарного отношения в составе соответствующей матрицы отношений M_R^{ν}. Повторять данное действие необходимо до тех пор, пока возможно нахождение элементов, удовлетворяющих выражению (2).

При практической реализации данных операций существует два подхода. Первый базируется на алгоритме Флойда-Уоршала, позволяющем выполнить транзитивное замыкание отношения за один проход ввиду использования особого порядка рассмотрения элементов матриц, что ограничивает возможность его распараллеливания. Второй основан на возведении матрицы в степень.

Второй подход возможно реализовать двумя способами. Первый из них выполняется путем умножения исходной матрицы бинарного отношения самой на себя:

$$M_R^{\nu\prime} = M_R^{\nu} \times M_R^{\nu} \times \ldots \times M_R^{\nu}. \qquad (4)$$

Число матричных умножений в формуле (4) определяется исходными данными и ограничено сверху значением N. Это означает, что в худшем случае искомое транзитивное замыкание будет найдено путем возведения матрицы в N-ю степень. На практике, если после выполнения очередного умножения матрица не изменится, то умножение прерывается.

Второй способ основан на возведении матрицы в квадрат по формуле:

$$
\begin{aligned}
&M_2^{\vee} = M_R^{\vee} \times M_R^{\vee},\\
&M_4^{\vee} = M_2^{\vee} \times M_2^{\vee},\\
&M_8^{\vee} = M_4^{\vee} \times M_4^{\vee},\\
&\quad \ldots
\end{aligned}
\qquad (5)
$$

Результирующее значение матрицы, обладающей свойством транзитивного замыкания, будет получено в худшем случае за $\lceil \log_2 N \rceil$ шагов. При практической реализации действия, в худшем случае потребуется число шагов, пропорциональное логарифму от N, но изменение матрицы может прекратиться значительно раньше.

В процессе нахождения произведения бинарных матриц базовой операцией является операция нахождения бинарного скалярного произведения i-го столбца и j-й строки матриц. Оно выполняется по формуле

$$m_{ij}^{\vee\prime} = m_{ij}^{\vee} \vee \left(\bigvee_{k=\overline{1,N}} m_{ik}^{\vee} m_{kj}^{\vee} \right). \qquad (6)$$

В результате выполнения данной операции N^2 раз для всех $i, j = \overline{1, N}$ получается результирующая матрица. Новизной алгоритма является сокращение числа итераций внутреннего цикла (по переменной k) при получении единичного значения на одной из итераций нахождения скалярного произведения двоичных векторов.

При умножении матриц с большим числом единиц число выполняемых итераций по k будет малым, что уменьшает число обращений к памяти, так и число выполняемых операций (конъюнкций и дизъюнкций). Программная реализация данного алгоритма имеет ряд недостатков, основным из которых является нерегулярно срабатывающее условие прерывания внутреннего цикла, приводящее к сбросам конвейера при спекулятивном выполнении соответствующего программного кода. Они снижают реальную производительность вычислительной системы при выполнении умножения неплотных бинарных матриц, выполняемого для реализации транзитивного замыкания.

После выяснения отношения следования производится определение отношения связи (рис.3) путем выполнения покомпонентной конъюнкции:

$$M_R^{\varphi} = M_R^{\nu} \vee \left(M_R^{\nu} \right)^T. \qquad (7)$$

Выяснение отношения альтернативы производится путем анализа путей между условными вершинами и вершинами объединения альтернативных дуг, в результате чего оказывается сформирована матрица M_R^{ψ} (рис.4). Указанная операция не зависит по данным от рассмотренных выше операций выяснения отношения следования и связи и может быть выполнена параллельно с ними. На завершающем этапе определения состава бинарных отношений выполняется выяснение отношения параллельности (рис.5):

$$M_R^{\omega} = \overline{M_R^{\varphi}} \wedge \overline{M_R^{\psi}}. \qquad (8)$$

Соответствующий параллельный алгоритм приведен на рис. 7.

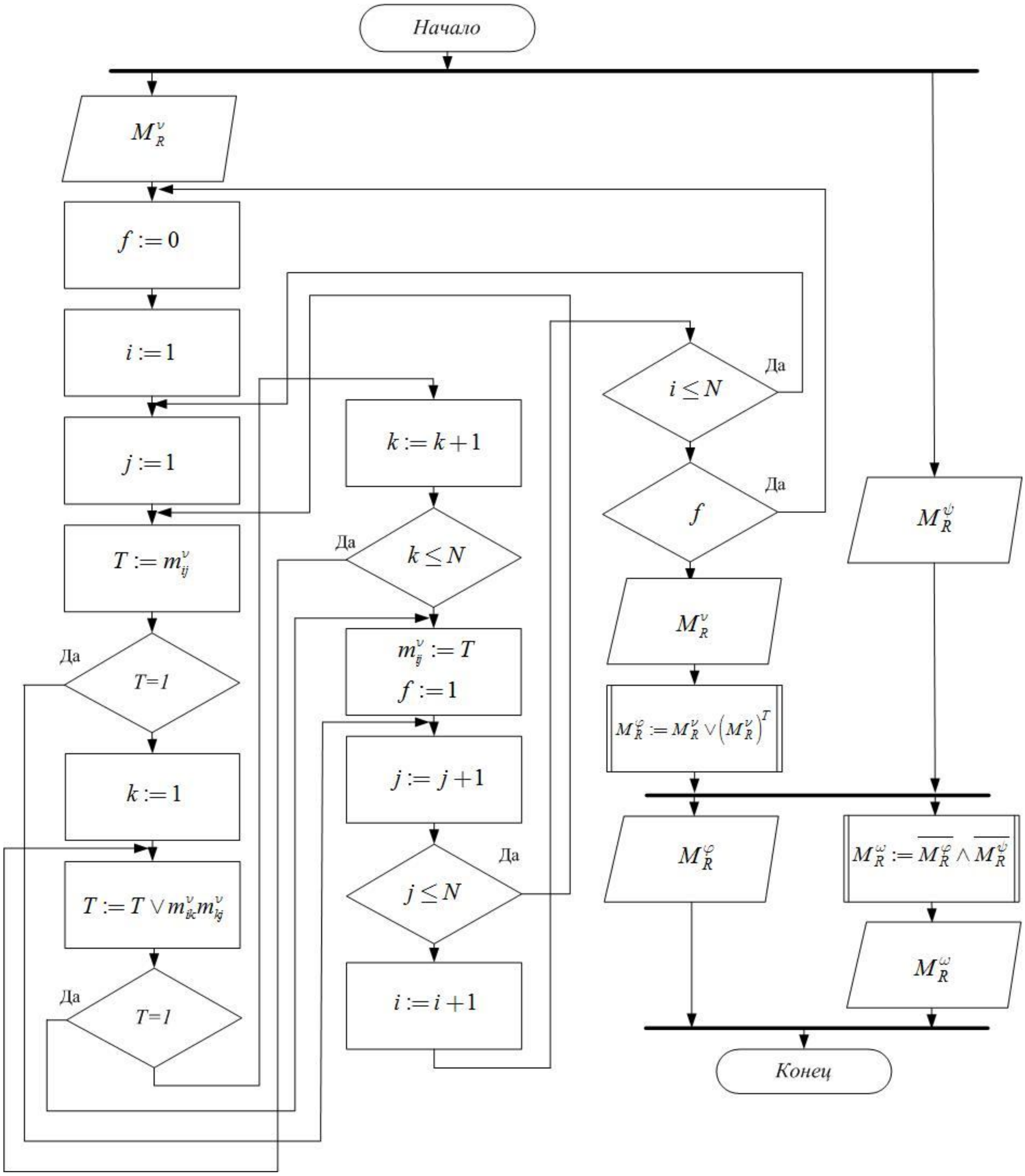

Рис. 6. Параллельный алгоритм определения состава бинарных отношений (где ***T*** – временная переменная; ***f*** – переменная, использующаяся для досрочного прерывания цикла)

Fig. 6. Parallel algorithm for the determination of binary relations composition (where ***T*** – is the temporary variable; ***f*** – is the variable used for early interruption of the cycle)

Результаты и их обсуждение

В результате вычислительного эксперимента были получены следующие зависимости вероятности досрочного прекращения умножения бинарных векторов $\alpha = 1 - \beta$ (β – вероятность выполнения операций умножения) от размера N умножаемых матриц и их плотности d является нетривиальной и может быть установлена эмпирически в ходе вычислительного эксперимента. Для этого формируется случайная бинарная матрица размера $N \times N$, включающая в своем составе $M = \lceil dN^2 \rceil$ единиц, для нее производится возведение в квадрат, в ходе выполнения которого подсчитывается необходимое для этого число конъюнкций (логических умножений) K, по которому вычисляется вероятность досрочного прекращения умножения $\alpha = 1 - \beta = 1 - \frac{K}{N^3}$ (N^3 – число умножений элементов матриц без досрочного прерывания). Соответствующая зависимость $\beta(d)$ для $N = 128$ представлена на рис. 7.

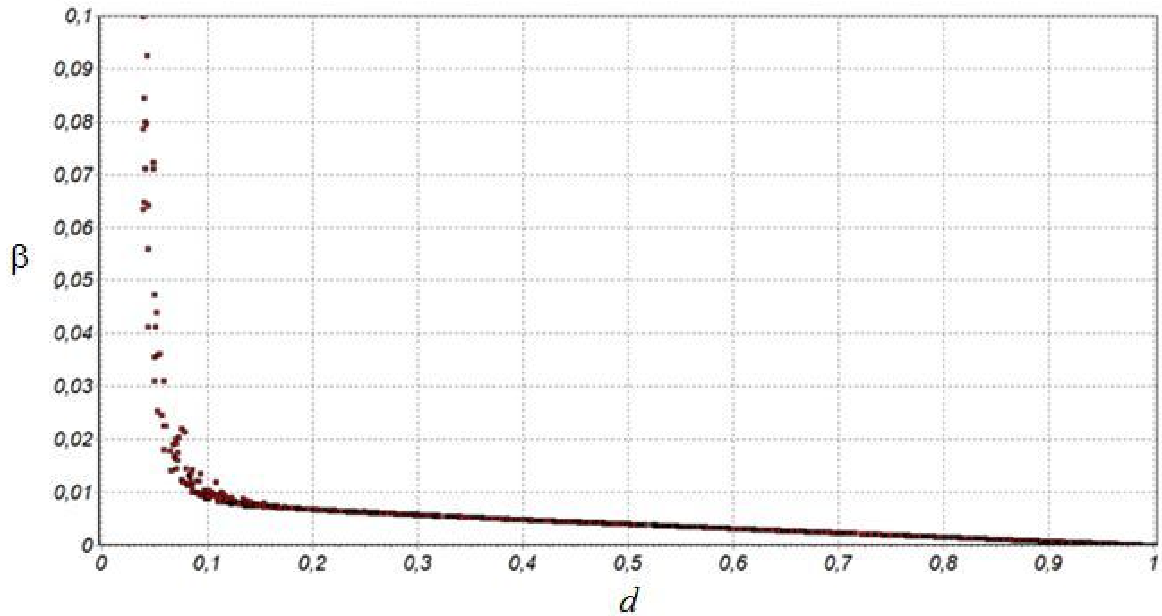

Рис. 7. Зависимость вероятности выполнения умножения (β) от плотности умножаемых матриц (*d*) (пример для $N = 128$)

Fig. 7. Dependence of the probability of performing multiplication (β) on the density of the multiplied matrices (*d*) (example for $N = 128$)

Например, для $d = 0.2, \beta = 0.007$, что обеспечивает сокращение числа итераций внутреннего цикла в 142 раза и время сокращается с 1765 мс до 12,35 мс.

Анализ полученных результатов позволяет сделать вывод о том, что с ростом размера N умножаемых матриц число выполняемых умножений $K \ll N^3$, значение величины $\beta < 0{,}01$ для $N=128$, $d > 0{,}1$, и раннее прекращение операции умножения битовых векторов (в приведенном примере – на 2–3 порядка) сокращает необходимое число умножений элементов матриц при вычислении произведения бинарных матриц.

Выводы

В данной работе представлено математическое описание бинарных отношений вершин граф-схем параллельных алгоритмов.

Формулы (1) – (3) определяют свойства используемых бинарных отношений и в совокупности с (6) – (8) образуют математическую модель работы устройства обработки бинарных матриц. Новизной математической модели является введение бинарных отношений связи, альтернативы и параллельности вершин граф-схем параллельных алгоритмов в дополнение к отношению следования, известному в теории графов. Разработанная математическая модель бинарных отношений следования и связи вершин граф-схем параллельных алгоритмов, позволяет обеспечить организацию параллельной обработки данных при определении состава бинарных отношений.

На базе математической модели бинарных отношений разработан аппаратно-ориентированный алгоритм для умножения бинарных матриц, ориентированный на параллельную аппаратную реализацию. Данный алгоритм позволяет перенести вычислительно сложные процедуры умножения бинарных матриц на аппаратный уровень. Особенностью данного алгоритма является сокращение числа итераций внутреннего цикла за счет возможности досрочного прерывания умножения матриц.

Эффективным способом практической реализации является разработка специализированной аппаратно-ориентированной структурно-функциональной организации устройства обработки бинарных матриц. Примером является устройство для возведения бинарной матрицы в квадрат [29], ориентированное на аппаратную реализацию алгоритмов классического умножения, характеризуется умеренным быстродействием и низкой аппаратной сложностью [30] и позволяет осуществить прерывание вычислительного процесса при умножении битовых векторов

Разработанная математическая модель и алгоритм позволяют осуществить практическую реализацию устройства для умножения бинарных матриц с прерыванием внутреннего цикла.

На основе полученных результатов можно сделать вывод о том, что с ростом размера умножаемых матриц раннее прекращение операции умножения битовых векторов сокращает на 2-3 порядка необходимое число умножений элементов матриц при вычислении произведения бинарных матриц.

Список литературы

1. Метод случайного перебора в задаче построения разбиений граф-схем параллельных алгоритмов / Э.И. Ватутин, Д.В. Колясников, И.А. Мартынов, В.С. Титов // Многоядерные процессоры, параллельное программирование, ПЛИС, системы обработки сигналов. Барнаул: Барнаул, 2014. С. 115–125.

2. Метод взвешенного случайного перебора для решения задач дискретной комбинаторной оптимизации / Э.И. Ватутин, Е.Н. Дремов, И.А. Мартынов, В.С. Титов // Известия ВолГТУ. Серия: Электроника, измерительная техника, радиотехника и связь. 2014. № 10 (137). Вып. 9. С. 59–64.

3. Метод взвешенного случайного перебора для построения разбиений граф-схем параллельных алгоритмов при проектировании логических мультиконтроллеров / Э.И. Ватутин, В.С. Панищев, С.Н. Гвоздева, В.С. Титов // Известия Юго-Западного государственого университета. 2017. Т. 21. № 6 (75). С. 6–21. https://doi.org/10.21869/2223-1560-2017-21-6-6-21.

4. Ватутин Э.И., Титов В.С. Анализ результатов применения алгоритма муравьиной колонии в задаче поиска пути в графе при наличии ограничений // Известия Южного федерального университета. Технические науки. 2014. № 12 (161). С. 111–120.

5. Ватутин Э.И., Зотов И.В. Повышение качества разбиения алгоритмов при синтезе логических мультиконтроллеров с использованием метода параллельно-последовательной декомпозиции // Перспективы развития систем управления оружием: сборник докладов IV научно-практической конференции (Курск, 19-20 сентября 2007 г.). М.: Изд-во «Бедретдинов и Ко», 2007. С. 84–92.

6. Ватутин Э.И., Титов В.С. Алгоритмическая оптимизация программной реализации метода параллельно-последовательной декомпозиции граф-схем параллельных алгоритмов // Известия высших учебных заведений. Приборостроение. 2013. Т. 56. № 6. С. 23–29.

7. Пшеничных А.О., Ватутин Э.И. Анализ результатов применения метода пчелиной колонии в задаче раскраски графов общего вида // Известия Юго-Западного государственного университета. 2020; 24(4): 126-145. https://doi.org/10.21869/2223-1560-2020-24-4-126-145.

8. Параллельные вычисления на GPU. Архитектура и программная модель CUDA / А.В. Боресков, А.А. Харламов, Н.Д. Марковский [и др.]. М.: Изд-во Московского университета, 2012. 336 с.

9. Затолокин Ю.А., Ватутин Э.И., Титов В.С. Алгоритмическая оптимизация программной реализации алгоритмов умножения плотных вещественных матриц на графических процессорах с поддержкой технологии OpenCL // Известия Юго-Западного государственного университета. 2017. Т. 21. № 5 (74). С. 6–15. https://doi.org/10.21869/2223-1560-2017-21-5-06-15.

10. Ватутин Э.И., Мартынов И.А., Титов В.С. Оценка реальной производительности современных процессоров в задаче умножения матриц для однопоточной программной реализации // Известия Юго-Западного государственного университета. Серия: Управление, вычислительная техника, информатика. Медицинское приборостроение. 2013. № 4. С. 11–20.

11. Ватутин Э.И., Титов В.С. Оценка реальной производительности современных процессоров в задаче умножения матриц для однопоточной программной реализации с использованием расширения SSE (часть 1) // Известия Юго-Западного государственного университета. 2015. № 4 (61). С. 26–35.

12. Ватутин Э.И., Титов В.С. Оценка реальной производительности современных процессоров в задаче умножения матриц для однопоточной программной реализации с использованием расширения SSE (часть 2) // Известия Юго-Западного государственного университета. 2015. № 5 (62). С. 8–16.

13. А.с. СССР 1781679 МПК G06F1/04, G06F15/347. Устройство для умножения квадратных матриц картин-изображений / Красиленко В.Г., Заболотная Н.И. Заявл. 07.07.1989. Опубл. 15.12.1992.

14. А. с. СССР 647687 МПК G06F17/16. Устройство для операций над матрицами / Гладкий В.С., Гук Л.Б. Заявл. 21.12.1976. Опубл. 15.02.1979.

15. Патент США № 8924455. Multiplication of matrices using systolic arrays / Kaushik Barman, Parag Dighe, Ragahavendar M. Rao. Заявл. 25.02.2011. Опубл. 30.12.2014.

16. Strassen V. Gaussian Elimination is not Optimal // Numer. Math / Springer-Verlag, 1969. Vol. 13, is. 4. P. 354–356. doi:10.1007/BF02165411.

17. Pan V. Ya, Strassen's algorithm is not optimal – trilinear technique of aggregating uniting and canceling for constructing fast algorithms for matrix operations. Proc. 19th Annual Symposium on Foundations of Computer Science, Ann Arbor, Mich., 1978.

18. Bini D., Capovani M., Lotti G., Romani F. O($n^{2.7799}$) complexity for $n \times n$ approximate matrix multiplication. Inform. Process. Lett., 1979.

19. Don Coppersmith and Shmuel Winograd. Matrix multiplication via arithmetic progressions. Journal of Symbolic Computation, 9:251-280, 1990.

20. Организация и синтез микропрограммных мультимикроконтроллеров / И.В. Зотов, В.А. Колосков, В.С. Титов [и др.]. Курск, 1999. 368 с.

21. Емельянов С.Г., Зотов И.В., Титов В.С. Архитектура параллельных логических мультиконтроллеров. М: Высшая школа, 2009. 233 с.

22. Комбинаторно-логические задачи синтеза разбиений параллельных алгоритмов логического управления при проектировании логических мультиконтроллеров Э.И. Ватутин, И.В. Зотов, В.С. Титов [и др.]. Курск, 2010. 200 с.

23. Ватутин Э.И. Проектирование логических мультиконтроллеров. Синтез разбиений параллельных граф-схем алгоритмов. Saarbrücken: Lambert Academic Publishing, 2011. 292 с.

24. Ватутин Э.И., Зотов И.В. Построение матрицы отношений в задаче оптимального разбиения параллельных управляющих алгоритмов // Известия Курского государственного технического университета. 2004. № 2. С. 85–89

25. Зыков А. А. Основы теории графов. М.: Наука, 1986. 384 с.

26. Handbook of discrete and combinatorial mathematics / K.H. Rosen, J.G. Michaels, J.L. Gross, J.W. Grossman, D.R. Shier. N. Y.: CRC Press, 2000. 1183 p.

27. Кун С. Матричные процессоры на СБИС: [пер. с англ.]. М.: Мир, 1991. 672 с.

28. Мартынов И.А., Ватутин Э.И., Титов В.С. Аппаратно-ориентированная реализация операции транзитивного замыкания бинарных отношений // Оптико-электронные приборы и устройства в системах распознавания образов, обработки изображений и символьной информации (Распознавание – 2015). Курск, 2015. С. 244–247.

29. Пат. на изобретение № 2744239. Устройство для возведения бинарной матрицы в квадрат / Гвоздева С.Н., Ватутин Э.И., Титов В.С. Заявка № 2020122205 от 05.07.2020. Опубл. 04.03.2021г. Бюл.№7.

30. Гвоздева С.Н., Ватутин Э.И. Оценка аппаратной сложности устройства для возведения бинарной матрицы в квадрат // Медико-экологические информационные технологии -2020: сборник научных статей по материалам XXIII Международной научно-технической конференции: в 2ч. / редкол.: Н.А. Кореневский (отв.ред.) [и др.]; Юго-Зап.гос.ун-т. Курск, 2020. Ч.2. С. 62-65.

References

1. Vatutin E.I., Kolyasnikov D.V., Martynov I.A., Titov V.S. [The method of random search in the problem of constructing partitions of graph schemes of parallel algorithms]. *Mnogoyadernye protsessory, parallel'noe programmirovanie, PLIS, sistemy obrabotki signalov* [Multi-core processors, parallel programming, PLIS, signal processing systems]. Barnaul, Barnaul Publ., 2014, pp. 115-125 (In Russ.).

2. Vatutin E.I., Dremov E.N., Martynov I.A., Titov V.S. Metod vzveshennogo sluchainogo perebora dlya resheniya zadach diskretnoi kombinatornoi optimizatsii [Method of weighted random search for solving problems of discrete combinatorial optimization]. *Izvestiya VolGTU. Seriya: Elektronika, izmeritel'naya tekhnika, radiotekhnika i svyaz' = Izvestia Volga State Technical University. Series: Electronics, Measuring Equipment, Radio Engineering and Communications*, 2014, № 10 (137). is. 9, pp. 59–64 (In Russ.).

3. Vatutin E.I., Panishchev V.S., Gvozdeva S.N., Titov V.S. Metod vzveshennogo sluchainogo perebora dlya postroeniya razbienii graf-skhem parallel'nykh algoritmov pri proektirovanii logicheskikh mul'tikontrollerov [Weighed Random Selection Method for Construction of Partitioning of Parallel Algorithms Flowgraphs for Logic Multicontrollers Designing]. *Izvestiya Yugo-Zapadnogo gosudarstvennogo universiteta. = Proceedings of the Southwest State University*, 2017, vol. 21, no. 6 (75), pp. 6-21 (In Russ.). https://doi.org/10.21869/2223-1560-2017-21-6-6-21.

4. Vatutin E.I., Titov V.S. Analiz rezul'tatov primeneniya algoritma murav'inoi kolonii v zadache poiska puti v grafe pri nalichii ogranichenii [Analysis of the results of the application of the ant colony algorithm in the problem of finding a path in the graph in the presence

of restrictions]. *Izvestiya Yuzhnogo federal'nogo universiteta. Tekhnicheskie nauki = Izvestia of the Southern Federal University. Technical sciences*, 2014, no. 12 (161), pp. 111-120 (In Russ.).

5. Vatutin E.I., Zotov I.V. [Improving the quality of algorithm splitting during the synthesis of logical multicontrollers using the parallel-sequential decomposition method]. *Perspektivy razvitiya sistem upravleniya oruzhiem. Sbornik dokladov IV nauchno-prakticheskoi konferentsii* [Prospects for the development of weapons control systems. Collection of reports of the IV scientific and practical conference]. Moscow, Publishing house "Bedretdinov and Co," Publ., 2007, pp. 84-92 (In Russ.).

6. Vatutin E.I., Titov V.S. Algoritmicheskaya optimizatsiya programmnoi realizatsii metoda parallel'no-posledovatel'noi dekompozitsii graf-skhem parallel'nykh algoritmov [Algorithmic optimization of the program implementation of the method of parallel-sequential decomposition of graph schemes of parallel algorithms]. *Izvestiya vysshikh uchebnykh zavedenii. Priborostroenie = News of Higher Educational Institutions. Instrument Making*, 2013, vol. 56, no. 6, pp. 23-29 (In Russ.).

7. Pshenichnykh A. O., Vatutin E. I. Analysis of the Results of Applying the Bee Colony Method in the Problem of Coloring General Graphs. *Izvestiya Yugo-Zapadnogo gosudarstvennogo universiteta = Proceedings of the Southwest State University.* 2020; 24(4): 126-145 (In Russ.). https://doi.org/10.21869/2223-1560-2020-24-4-126-145.

8. Boreskov A.V., Kharlamov A.A. Markovsky N.D. and others. *Parallel'nye vychisleniya na GPU. Arkhitektura i programmnaya model' CUDA* [Parallel calculations on the GPU. Architecture and software model CUDA]. Moscow, Moscow University Publ., 2012. 336 p. (In Russ.).

9. Zatolokin Y.A., Vatutin E.I., Titov V.S. Algoritmicheskaya optimizatsiya programmnoi realizatsii algoritmov umnozheniya plotnykh veshchestvennykh matrits na graficheskikh protsessorakh s podderzhkoi tekhnologii OpenCL [Algorithmic optimization of software implementation of algorithms for multiplying dense real matrices on graphics processors with OpenGL technology support]. *Izvestiya Yugo-Zapadnogo gosudarstvennogo universiteta = Proceedings of the Southwest State University,* 2017, no. 5, pp. 6-15 (In Russ.). https://doi.org/10.21869/2223-1560-2017-21-5-06-15.

10. Zatolokin Yu.A., Vatutin E.I., Titov V.S. Otsenka real'noi proizvoditel'nosti sovremennykh protsessorov v zadache umnozheniya matrits dlya odnopotochnoi programmnoi realizatsii [Algorithmic optimization of software implementation of algorithms for multiplying dense real matrices on graphics processors with support for OpenCL technology]. *Izvestiya Yugo-Zapadnogo gosudarstvennogo universiteta. Seriya: Upravlenie, vychislitel'naya tekhnika, informatika. Meditsinskoe priborostroenie = Proceedings of the Southwest State University. Series: Control, Computing Engineering, Information Science. Medical Instruments Engineering,* 2013, no. 4, pp. 11-20 (In Russ.).

11. Vatutin E.I., Titov V.S. Otsenka real'noi proizvoditel'nosti sovremennykh protsessorov v zadache umnozheniya matrits dlya odnopotochnoi programmnoi realizatsii s ispol'zovaniem rasshireniya SSE (chast' 1) [Assessment of the real performance of modern processors in the task of multiplying matrices for a single-stream software implementation using the SSE extension (part 1)]. *Izvestiya Yugo-Zapadnogo gosudarstvennogo universiteta = Proceedings of the Southwest State University*, 2015, no. 4 (61), pp. 26-35 (In Russ.).

12. Vatutin E.I., Titov V.S. Otsenka real'noi proizvoditel'nosti sovremennykh protsessorov v zadache umnozheniya matrits dlya odnopotochnoi programmnoi realizatsii s ispol'zovaniem rasshireniya SSE (chast' 1) [Assessment of the real performance of modern processors in the task of multiplying matrices for a single-stream software implementation using the SSE extension (part 2)]. *Izvestiya Yugo-Zapadnogo gosudarstvennogo universiteta = Proceedings of the Southwest State University,* 2015, vol. 1, no. 5 (62), pp. 8-16 (In Russ.).

13. Krasilenko V.G., Zabolotnaya N.I.. *Ustroistvo dlya umnozheniya kvadratnykh matrits kartin-izobrazhenii* [A device for multiplying square matrices of picture-images]. A.S. USSR 1781679 IPC G06F1 / 04, G06F15 / 347. Appl. 07.07.1989. Publ. 12/15/1992 (In Russ.).

14. Gladkiy V.S., Guk L.B. *Ustroistvo dlya operatsii nad matritsami* [A device for operations on matrices]. A.S. USSR 647687 IPC G06F17 / 16. Appl. 12/21/1976. Publ. 02/15/1979 (In Russ.).

15. Kaushik Barman, Parag Dighe, Ragahavendar M. Rao. Multiplication of matrices using systolic arrays]. US Patent No. 8,924,455. Appl. 02/25/2011. Publ. 12/30/2014.

16. Strassen V. Gaussian Elimination is not Optimal. *Numer. Math. Springer-Verlag*, 1969, vol. 13, is. 4, pp. 354–356. https://doi.org/10.1007/BF02165411.

17. Pan V. Ya. Strassen's algorithm is not optimal – trilinear technique of aggregating uniting and canceling for constructing fast algorithms for matrix operations. Proc. 19th Annual Symposium on Foundations of Computer Science, Ann Arbor, Mich., 1978.

18. Bini D., Capovani M., Lotti G., Romani F. $O(n^{2.7799})$ complexity for $n \times n$ approximate matrix multiplication. Inform. Process. Lett., 1979.

19. Don Coppersmith and Shmuel Winograd. Matrix multiplication via arithmetic progressions. Journal of Symbolic Computation, 9:251-280, 1990.

20. Zotov I.V., Koloskov V.A., Titov V.S. and others. *Organizatsiya i sintez mikroprogrammnykh mul'timikrokontrollerov* [Organization and synthesis of firmware multi-microcontrollers]. Kursk, 1999. 368 p. (In Russ.).

21. Emelyanov S.G., Zotov I.V., Titov V.S. *Arkhitektura parallel'nykh logicheskikh mul'tikontrollerov* [Architecture of parallel logical multicontrollers]. Moscow, Vysshaya shkola Publ., 2009. 233 p. (In Russ.).

22. Vatutin E.I., Zotov I.V., Titov V.C. et al. *Kombinatorno-logicheskie zadachi sinteza razbienii parallel'nykh algoritmov logicheskogo upravleniya pri proektirovanii logicheskikh mul'tikontrollerov* [Combinatorial and Logical Problems of Synthesis of Sections of Parallel

Logic Control Algorithms in the Design of Logical Multi-Controllers]. Kursk, 2010. 200 p. (In Russ.).

23. Vatutin E.I. *Proektirovanie logicheskikh mul'tikontrollerov. Sintez razbienii parallel'nykh graf-skhem algoritmov* [Design of logical multi-controllers. Synthesis of partitions of parallel graph schemes of algorithms]. Saarbrücken, Lambert Academic Publ., 2011, 292 p. (In Russ.).

24. Vatutin E.I., Zotov I.V. Postroenie matritsy otnoshenii v zadache optimal'nogo razbieniya parallel'nykh upravlyayushchikh algoritmov [Constructing a matrix of relations in the problem of optimal separation of parallel control algorithms]. *Izvestiya Kurskogo gosudarstvennogo tekhnichekogo universiteta = Proceedings of the Kursk State Technical University,* 2004, no. 2, pp. 85-89 (In Russ.).

25. Zykov A. A. *Osnovy teorii grafov* [Fundamentals of graph theory]. Moscow, Nauka Publ., 1986, 384 p. (In Russ.).

26. Rosen K.H., Michaels J.G., Gross J.L., Grossman J.W., Shier D.R.. Handbook of discrete and combinatorial mathematics. N. Y.: CRC Press, 2000, 1183 p.

27. Kun S. *Matrichnye protsessory na SBIS* [Matrix processors on SBIS]. Moscow, 1991. 672 p. (In Russ.).

28. Martynov I.A., Vatutin E.I., Titov V.S. [Hardware-oriented implementation of transitive closure of binary relations]. *Optiko-elektronnye pribory i ustroistva v sistemakh raspoznavaniya obrazov, obrabotki izobrazhenii i simvol'noi informatsii (Raspoznavanie – 2015)* [Optical-electronic devices and devices in image recognition, image processing and symbolic information systems (Recognition - 2015)]. Kursk, 2015, pp. 244-247 (In Russ.).

29. Gvozdeva S.N., Vatutin E.I., Titov V.C. *Ustroistvo dlya vozvedeniya binarnoi matritsy v kvadrat* [Device for squaring a binary matrix]. Patent RF No. 2744239. Application No. 2020122205 dated 05.07.2020 (In Russ.).

30. Gvozdeva S.N., Vatutin E.I. [Assessment of the hardware complexity of the device for squaring the binary matrix]. *Mediko-ekologicheskie informatsionnye tekhnologii -2020. Sbornik nauchnykh statei po materialam XXIII Mezhdunarodnoi nauchno-tekhnicheskoi konferentsii* = Medical and environmental information technologies -2020: a collection of scientific articles on materials of the XXIII International Scientific and Technical Conference]. Kursk, 2020, pp. 62-65 (In Russ.).

Информация об авторе / Information about the Author

Гвоздева Светлана Николаевна, преподаватель кафедры вычислительной техники, Юго-Западный государственный университет, г. Курск, Российская Федерация, e-mail: svetka-gvozdeva@yandex.ru

Svetlana N. Gvozdeva, Lecturer, Computer Engineering Department, Southwest State University, Kursk, Russian Federation, e-mail: svetka-gvozdeva@yandex.ru